

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-101033

(43)Date of publication of application : 04.04.2003

(51)Int.Cl.

H01L 29/84
G01P 15/12
G01P 15/18

(21)Application number : 2001-293525

(22)Date of filing : 26.09.2001

(71)Applicant : HITACHI METALS LTD

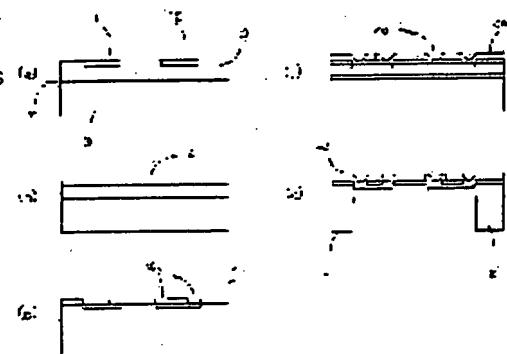
(72)Inventor : SAITO MASAKATSU
TANAKA SHIGENORI
IKEDA YOSHIO

(54) SEMICONDUCTOR ACCELERATION SENSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem in a conventional three-axis semiconductor acceleration sensor having, respectively four piezo-resistance devices on the respective axes of a flexible part, that since the resistance values of respective parts of lead-out electrodes are not taken into account in pattern design, the zero-point output voltage of the Z-axis, in particular, is as high as several mV.

SOLUTION: The design of the electrode pattern of a lead-out electrode, connected to a piezo-resistance device provided on a center weight side, and an electrode pattern of the lead-out electrode, with which the piezo-resistance device provided on a fixed part side is connected to an external connection terminal, is worked out fully, to make the resistance values of both lead-out electrodes approximately equal to the resistance value of the electrode pattern on a beam.



LEGAL STATUS

[Date of request for examination] 01.04.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

[decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-101033

(P 2003-101033 A)

(43) 公開日 平成15年4月4日(2003.4.4)

(51) Int.Cl.
H01L 29/84
G01P 15/12
15/18

識別記号

F I
H01L 29/84
G01P 15/12
15/00

テマニット (参考)
B 4M112
K

審査請求 未請求 請求項の数3 OL (全10頁)

(21) 出願番号 特願2001-293525 (P 2001-293525)

(22) 出願日 平成13年9月26日 (2001.9.26)

(71) 出願人 000005083

日立金属株式会社

東京都港区芝浦一丁目2番1号

(72) 発明者 斎藤 正勝

栃木県真岡市松山町18番地 日立金属株式会社OEデバイス部内

(72) 発明者 田中 茂徳

栃木県真岡市松山町18番地 日立金属株式会社OEデバイス部内

(72) 発明者 池田 由夫

栃木県真岡市松山町18番地 日立金属株式会社OEデバイス部内

最終頁に続く

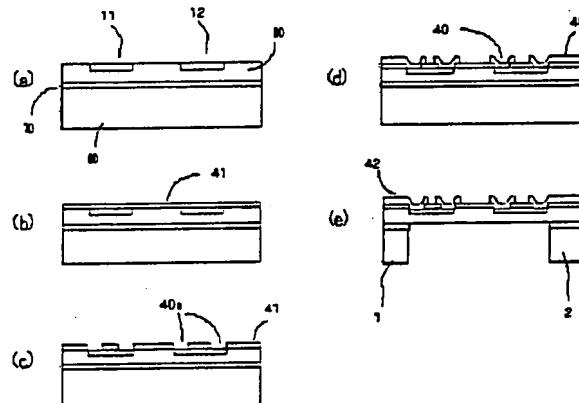
(54) 【発明の名称】半導体加速度センサー

(57) 【要約】

各軸4つづつのピエゾ抵抗素子を可撓部に設けた3軸の半導体加速度センサーにおいて、従来は引き出し電極の各部の抵抗値を考慮したパターン形状になっていたなかった。

【課題】 このため、小型、高感度化を図るために、特にZ軸の零点出力電圧が数mVと大きくなるという問題があった。

【解決手段】 本発明では引き出し電極のうち、中央重錘体側に配置されたピエゾ抵抗素子に接続された引き出し電極と固定部側に位置するピエゾ抵抗素子から外部接続端子までつなぐ引き出し電極についてそれぞれの各部分の電極パターン形状を工夫することによって、両者の抵抗値を前者の梁上の電極パターン部分の抵抗値に概略等しくなるようにした。



1

【特許請求の範囲】

【請求項1】 S i 単結晶基板の厚肉部から成る中央重錐体部と、該重錐体部を取り囲むように配置した固定部と、該重錐体部と固定部とを連結するS i 単結晶基板の薄肉部から成るダイヤフラム状または複数対の梁状の可撓部と、該可撓部上にある2つの直交する検出軸(XとY軸)および該可撓部に垂直な1つの検出軸(Z軸)に対応して、該可撓部上に設置した各軸それぞれ4₁のピエゾ抵抗素子群とからなり、該各軸4₁のピエゾ抵抗素子はプリッジ検出回路を構成するように薄膜の引き出し電極で接続されてなる半導体加速度センサーであつて、少なくともZ軸方向のピエゾ抵抗素子の引き出し電極について、

a) 重錐体部側に配置されたピエゾ抵抗素子に接続される引き出し電極の重錐体部および固定部上のパターン部分の幅は梁上の該引き出し電極パターン部分よりも2倍以上の幅を有し、かつ、

b) 固定部側に配置されたピエゾ抵抗素子から外部接続端子までを繋ぐ引き出し電極の抵抗値を上記重錐体部側のピエゾ抵抗素子に接続される引き出し電極の梁上のパターン部分の抵抗値に略等しくした、ことを特徴とする半導体加速度センサー。

【請求項2】 請求項1項記載の半導体加速度センサーであつて、固定部側に配置されたピエゾ抵抗素子から外部接続端子までつなぐ引き出し電極に関して、そのパターン幅は重錐体部側に配置されたピエゾ抵抗素子に接続される引き出し電極の梁上のパターン幅よりも細く、必要に応じて複数回の折り返し形状を有し、当該電極パターン部分の抵抗値が上記重錐体部側に配置されたピエゾ抵抗素子に接続される引き出し電極の梁上のパターン部分の抵抗値に略等しいことを特徴とする半導体加速度センサー。

【請求項3】 請求項1項および2項記載の半導体加速度センサーであつて、1対の梁上に配置されたX軸(またはY軸)とZ軸の重錐体部側に位置する合計4₁のピエゾ抵抗素子の引き出し電極をY軸(またはX軸)の2つの方向に2本づつに分けて引き出し、X軸(またはY軸)およびZ軸を梁の幅方向に均等な位置に配置したこととを特徴とする半導体加速度センサー。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は可撓部に形成したピエゾ抵抗素子の抵抗変化を検出する3軸の半導体型加速度センサーに関する。

【0002】

【従来の技術】 従来の3軸の半導体型加速度センサーとしては、例えば、特開昭63-266359に記載されているものがあり、S i 単結晶基板の薄肉部から成る互いに直交する2対の梁構造の可撓部を有し、S i 単結晶基板の厚肉部から成る中央の重錐体と周辺の固定部とは

10

該可撓部で接続され、X軸方向とZ軸方向とを同一の梁上に、また、Y軸方向をこれと直交する他の梁上に形成したピエゾ抵抗素子で検出するよう、該梁上には各軸4₁のピエゾ抵抗素子が形成されてなる基本構造が示されている。同従来例では引き出し電極や外部との電極接続端子の配置については記載されていないが、従来の引き出し電極のパターン幅は一定で、その配線抵抗については考慮されていなかった。従来の考え方で、上記従来の3軸加速度センサー構造に引き出し電極や外部接続端子を配置した場合の全体構造例を図7に、図8に図7のXおよびZ軸の点線枠部の拡大図、また図9にはZ-Z軸方向の一部の断面図を示す。以下に、小型で高性能な3軸加速度センサーの実現には、引き出し電極の抵抗値や外部接続端子の配置も重要なポイントであることを説明する。

20

【0003】 まず、全体構造について説明する。これはS i 単結晶基板の厚肉部から成る中央重錐体2とそれを取り囲むように配置した固定部1と、該重錐体2および固定部1とを連結するS i 単結晶基板の薄肉部より成る2対の互いに直交する梁状の可撓部3a、3b、3c、3dと該可撓部上の2つの方向(XとY)及び該可撓部に垂直な方向(Z)に対応するように設けられた各軸4₁のピエゾ抵抗素子11～34とから構成される。

20

【0004】 また、図8、9より、該ピエゾ抵抗素子の上にはS i O₂やS i Nなどの薄膜から成る保護膜41が形成され、その上にピエゾ抵抗素子の両端にスルーホール40aを介して接続されたアルミニウムなどの金属薄膜からなる引き出し電極40が形成され、該引出し電極群は、周辺の固定部1上に設けた外部電極端子42群につながって成る構造をしている。

30

【0005】 この従来例は、3軸の加速度を検出するが、その検出原理は、中央の重錐体2が加速度による力を受けて変位したときの可撓部のたわみを該可撓部に形成されたピエゾ抵抗素子11～34の抵抗値変化として検出することで3軸方向の加速度を検出するものである。その原理を図を用いて詳しく説明する。

30

【0006】 図10および11を用いて加速度の検出原理を説明する。X方向とY方向とは同じなので、これらの図では、代表してX方向とZ方向とを示す。図10

40

(a)は、X方向の加速度による可撓部3a、3cの変形の様子を模式的に示す断面図で、ピエゾ抵抗素子R_x1、R_x3には引っ張り応力が、R_x2、R_x4には圧縮応力が加わり、この時、ピエゾ抵抗素子R_x1、R_x3及びR_x2、R_x4の抵抗値はそれぞれ増加および減少する。また、図11に、各軸のプリッジの組み方および検出回路を示す。図10(a)において、X方向の加速度により重錐体にF_xの力を受けた時、ピエゾ抵抗R_x1およびR_x3はその値が増加し、R_x2およびR_x4は減少するが、この変化により図11(a)に示す検出回路により、X方向には電圧が出力されるが、Z方向

50

の電圧は、X方向とブリッジの抵抗の接続が異なるために各々の抵抗値の増減は相殺され電圧は零である。逆に、図10(b)に示したようにZ方向の加速度によりFzの力を受けた時には、ピエゾ抵抗Rz1およびRz4はその値が増加し、Rz2およびRz3は減少するが、この変化により図11(b)に示す検出回路により、Z方向には電圧が取出されるが、X方向の電圧は、Z方向とブリッジの抵抗の接続が異なるために各々の抵抗値の増減は相殺され電圧は零である。このようにして3軸の加速度を検出できる。

【0007】

【発明の解決しようとする課題】上述したように、ピエゾ抵抗型加速度センサーはブリッジ回路の非平衡電圧を検出するものであるが、実際のブリッジ回路には、ピエゾ抵抗以外に、図7で説明した引き出し電極パターン40の抵抗も入ってくる。各軸4zのピエゾ抵抗素子は同一パターン形状に設計されると同じように、一般に各軸の引き出し電極パターン40も1対の梁毎に点対称あるいは線対称となるパターン形状に設計され、該引き出し電極の各部の同一パターン形状部分の抵抗値もほぼ等しくなるため、以下の説明では、それぞれの引き出し電極の各部のパターン部分には同じ符号を付し、その抵抗値も同じ記号で表記することにする。

【0008】まず、図7において、X軸の2つの梁上にあるピエゾ抵抗素子11、12と13、14の引き出し電極パターン40をそれぞれ4分割し、40ax、40bx、40cx、440dxと同一の符号を付し、それに対応する抵抗値もRax、Rbx、Rcx、Rdxと同一の記号で表す。同様に、Y軸の引き出し電極パターン40を40ay、40by、40cy、40dyと4分割しその各部の抵抗値をRay、Rby、Rcy、Rdy、また、Z軸の引き出し電極パターン40を40az、40bz、40cz、40dzと4分割しその各部の抵抗値をRaz、Rbz、Rcz、Rdzとする。ここで、40bx、40by、40bzは、各軸2つの梁の中央にあって、2つのピエゾ抵抗素子(例えば、X軸は11と12および13と14)を接続するそれぞれX軸、Y軸およびZ軸の引き出し電極パターン40の一部分、40ax、40ay、40azは、固定部1上に配置した外部電極端子42から各軸の梁中央の引き出し電極パターン部分40bx、40by、40bzに接続されるまでのそれぞれX軸、Y軸およびZ軸の引き出し電極パターン40の一部分、40cx、40cy、40czは、固定部1上に配置した外部電極端子42から、固定部1側に位置する各軸のピエゾ抵抗素子(例えばX軸はピエゾ抵抗素子11および14)の固定部側の接続部までを繋ぐそれぞれX軸、Y軸およびZ軸の引き出し電極パターン40の一部分、40dxは、X軸の中央重錐体部2側に位置するX軸の2つのピエゾ抵抗素子12および13の接続部から、それぞれ中央重錐

10

20

30

40

50

体2と梁3b上および中央重錐体2と梁3d上を通って固定部1上に配置した外部接続端子42まで繋がる引き出し電極パターン40の一部分、40dyは、中央重錐体部2側に位置するY軸の2つのピエゾ抵抗素子22、23の接続部から、中央重錐体2とそれぞれ梁3dおよび3b上を通って、固定部1上に配置した外部接続端子42まで繋がる引き出し電極パターン40の一部分、40dzは、中央重錐体部2側に位置するZ軸の2つのピエゾ抵抗素子32、33の接続部から中央重錐体2と梁3dおよび3b上を通って、固定部1上に配置した外部接続端子42まで繋がる引き出し電極パターン40の一部分、を指している。以下、X軸とY軸は同様であるのでX軸とZ軸で代表して説明する。これらの引き出し電極パターン40の4分割した各部の配線抵抗値を考慮してブリッジ回路を書き直すと図12のようになる。同図(a)はX軸、(b)はZ軸の検出回路を示している。

【0009】まず、X軸について見ると、引き出し電極パターンの抵抗値Rax、Rbx、Rcx、Rdxが変わっても、4zのピエゾ抵抗は初期値としては同じ値に設計されているため、ブリッジの結線の仕方から全体の抵抗バランスは保たれ、零点出力には影響しないことがわかる。Y軸についても同様である。次に、Z軸について見ると、先に図11で検出原理を説明したようにZ軸では結線の仕方がXおよびY軸とは異なるため、図12(b)より明らかのように、RczとRdzが入れ替わってブリッジ回路の中に入ってしまう。

【0010】したがって、このRczとRdzの値によっては、零点出力に影響することがわかる。上述の定義から、Rczは固定部1側のピエゾ抵抗素子31、34から外部接続端子42までの引き出し電極パターン40czの抵抗値、また、Rdzは、中央重錐体2側のピエゾ抵抗素子32、33の引き出し電極パターン40dzの抵抗値である。つまり、40czの長さは40dzに比べて非常に短く、したがって、抵抗値も小さい。例えば、引き出し電極パターンに0.3μmぐらいのアルミ薄膜を使った場合、Rczが1Ω弱、Rdzが5Ωほどにもなり、かなり差が大きく、このときには、零点出力は、ピエゾ抵抗値をいくつに設定するかで異なるが、数mVになってしまいます。零点出力の仕様も5mV以下といった値が要求されるようになってきており、この引き出し電極の抵抗値の零点出力への影響が無視できなくなってきた。また、加速度センサーのニーズとしても、一層の小型、高感度なものが要求されてきており、これに応えるには、梁幅をできるだけ狭く、かつ長くすることが必要で、その為には引き出し電極もできるだけ微細なパターンとなっていかざるを得ない。つまり、小型化、高感度化への要求に対しては、引き出し電極の抵抗値が大きくなり零点出力も大きくなっていく傾向にある。

【0011】したがって、従来は、チップサイズが大きく引き出し電極のパターン幅も広かつたため問題になら

なかつた引き出し電極の抵抗値の非平衡によるZ軸の零点出力が、小型化、高感度化の要求によって大きな課題となってきた。本発明は、このような事情に鑑みてなされたものであり、零点出力電圧の小さい、小型・高感度な半導体3軸加速度センサーを提供することを目的とする。

【0012】

【課題を解決するための手段】本願第1の発明は、少なくともZ軸の引き出し電極に関して、重錐体部側に配置されたピエゾ抵抗素子に接続され、一旦重錐体部に引き出された後、梁上を通って周辺の固定部の外部接続端子に接続される引き出し電極パターンにおいて、梁上の引き出し電極パターン部分を除いた部分、すなわち重錐体部にある引き出し電極パターン部分と固定部にある引き出し電極パターン部分のパターン幅を梁上の引き出し電極パターン部分より2倍以上、好ましくは4倍以上に広く取ることで、当該引き出し電極全体の抵抗値がほぼ梁上の引き出し電極パターン部分で決まるようにし、かつ固定部側に配置されたピエゾ抵抗素子から外部接続端子までをつなぐ引き出し電極の抵抗値を、上述の重錐体部側にあるピエゾ抵抗素子に接続される引き出し電極の梁上のパターン部分の抵抗値に略等しくしたことである。このように本発明では抵抗値を調整する方法として、パターン形状で行ったが、他に引き出し電極の厚さを変える方法も考えられるが、その場合には、各部の引き出し電極の厚さを変える必要があり、電極薄膜の形成、フォトエッティング工程を複数回繰り返すことになり製造プロセスが複雑になってしまい好ましくない。

【0013】本願第2の発明は、本願第1の発明において、固定部側に配置されたピエゾ抵抗素子から外部接続端子までをつなぐ引き出し電極形状について、その幅は上述の重錐体部側のピエゾ抵抗素子に接続される引き出し電極の梁上のパターン幅より細く、必要に応じて複数回の折り返しを持つ形状を有し、当該電極パターン部分の抵抗値を重錐体部側のピエゾ抵抗素子に接続される引き出し電極の梁上のパターン部分の抵抗値に略等しくしたことである。

【0014】本願第3の発明は、本願第1および第2の発明において、1対の梁上に配置されたX軸（またはY軸）とZ軸の重錐体部側に位置する合計4のピエゾ抵抗素子に接続され、重錐体部上に引き出された4本の引き出し電極パターンは、Y軸（またはX軸）の2方向に2本づつ分けて引き出すようにし、X軸（またはY軸）およびZ軸は梁幅方向に均等な位置に配置したことである。

【0015】

【作用】第1の発明によれば、重錐体部側に配置されたピエゾ抵抗素子に接続され、一旦重錐体部に引き出された後、梁上を通って周辺の固定部の外部接続端子に接続される引き出し電極パターン形状および固定部側に配置

10

20

30

40

50

されたピエゾ抵抗素子から外部接続端子までをつなぐ引き出し電極パターン形状について、最も検出感度に配慮した設計をしなければならない梁形状を基準にして、両者のパターン形状を決定できるようになり容易に高感度で低零点出力を達成できる効果がある。すなわち、長さが大幅に異なる両者の抵抗値を略等しくするために、加速度センサーとして最も重要な特性パラメータである検出感度を犠牲にせず、またチップサイズを大きくすることなしに容易に零点出力を小さく出来る効果がある。

【0016】第2の発明によれば、固定部側に配置されたピエゾ抵抗素子から外部接続端子までをつなぐ引き出し電極パターンの幅を梁上の電極パターン幅より細くし、必要に応じて複数回の折り返しを持つ形状とすることによって、梁長さを長くしても引き出し電極パターンの抵抗バランスを簡単に取ることが可能となり、第1の発明よりチップサイズをキープしたまま零点出力を一層低減できる、あるいはより小型でも高感度で零点出力を低減できる効果がある。また、外部接続端子のレイアウトの自由度をあげる事ができ、例えば零点出力を小さいままで、外部接続端子をチップの2辺にまとめることが可能である。

【0017】第3の発明によれば、1対の梁上にX軸（またはY軸）とZ軸の2つの検出軸を配置しても、梁幅を狭く出来るため零点出力を小さくし、かつ小型で高感度化し易いという効果がある。

【0018】

【発明の実施の形態】以下、本発明を実施例を用いて詳細に説明する。

【0019】第1の発明になる実施例を図1に示す。本実施例は、図6で説明した従来例の3軸の基本構造に本発明を適用した例である。従来技術の3軸の半導体型加速度センサーとは、Z軸の中央重錐体部側の引き出し電極の外部接続端子の配置が異なっている。図1ではわかり易くするため、図6と同一部分は同じ符号で示した。上記したように基本構造は、中央重錐体2とそれを取り囲むように配置した固定部1と、該重錐体2および固定部1とを連結するSi単結晶基板の薄肉部よりなる梁状の可撓部3a、3b、3c、3dと該可撓部上の2つの方向(XとY)及び該可撓部に垂直な方向(Z)に対応するように設けられた各軸4のピエゾ抵抗素子群11～34とから構成される。ピエゾ抵抗素子群から外部接続端子へのXおよびY軸の引き出し電極40は、重錐体部2を中心とする点対称な形状でそのパターン幅は一定とし、Z軸の引き出し電極に本発明を適用し各部の抵抗値を考慮したパターン設計とした。すなわち、X軸とY軸に関しては、従来例同様に2つの梁方向の各部の電極パターンは形状が等しいのでその抵抗値も同じく、零点出力電圧には影響しない。

【0020】Z軸について詳細に説明する。Z軸のピエゾ抵抗素子11と外部接続端子42を接続する引き出し

電極パターンを40cz、ピエゾ抵抗素子11と12および13と14とを接続する引き出し電極パターンを40bz、外部接続端子42と梁中央部の電極パターン40bzとを接続する電極パターンを40az、ピエゾ抵抗素子12と13の重錐体側接続部に繋がる引き出し電極パターンを40dzとし、引き出し電極40dzは、Z軸の検出軸がある梁3c、3bを通って固定部1上の外部接続端子42まで引き出した。図12で説明したように、電極パターン40czと40dzとの抵抗値が等しくないと零点出力に影響する。本実施例では、電極パターン40czと40dzは、後述の製造方法で述べるようなパターン形状とすることによって、その抵抗値を略同等にでき、零点出力は実用上問題無いレベルまで小さく抑える事ができた。

【0021】次に本実施例の製造方法について説明する。図2は、主要工程を説明するためのX-X方向断面の一部を示している。なお、本製造プロセスの説明においては、可撓部3の厚さを高精度に制御できるようにSOIウェーハを用いた例で説明する。SOIとはSiicon On Insulatorのことであり、N型のSiを使った。SOIウェーハとは図2に符号をつけたように、Siのベース基板60、Si活性層である表面のSOI層80および両者の間にあり、エッティングストッパーとして使われるSiO₂層70とで構成されたSi半導体基板である。それぞれの厚さとしては、例えば、高感度な加速度センサー用としては、ベース基板は500～625μm、SiO₂は1μmそしてSOI層は10μm前後としている。

【0022】製造プロセスの最初は、まず、SOI層80の表面に、フォトレジストあるいは熱酸化SiO₂膜などをマスクとして所定形状のパターンを作り、イオン打ち込みなどの不純物拡散工程によってボロンを拡散したピエゾ抵抗体11、12を作る(図2(a))。表面不純物濃度としては、温度特性および感度の両方の観点から、約2×10¹⁸付近を選んだ。

【0023】次にピエゾ抵抗体11、12の保護を目的として、保護膜41を作製する(図2(b))。保護膜41としては、一般に半導体で使われているSiO₂とPSG(Phosphorous Silicate Glass)の多層膜を使い可動イオンのゲッタリング効果を持たせている。SiO₂とPSGの2層膜の代わりにSiO₂とSiNの2層膜を使ってもよい。保護膜41の厚さは、できるだけ薄くして応力を小さくした方が高感度化の点では好ましく、0.3～0.5μmとした。

【0024】次にピエゾ抵抗体11、12の両端部上の保護膜41に電極接続用のスルーホール40aをフッ酸を主体にした湿式エッティングにより形成した(図2(c))。

【0025】次に、電極配線を作るために、まずスパッ

10

20

30

40

50

タによりアルミニウム合金(アルミニウム、銅、Siなどが主組成)を成膜する。厚さは、0.3～0.5μmほどとしたが、この厚さもできるだけ応力は小さい方が好ましく薄い方が良い。フォトエッティングにより引き出し電極40を形成した(図2(d))。この時に、XおよびY軸の引き出し電極は、従来例と同様に各部のパターン幅は全て一定とし、形状は重錐体部2を中心とする点対称とした。これによって引き出し電極の各部の電極40ax、40bx、40cx、40dxおよび40ay、40by、40cy、40dyは2つの梁方向で略同一とでき、零点出力への影響はない。一方Z軸の引き出し電極については、重錐体部2側に配置したピエゾ抵抗素子32、33からの引き出し電極40dzは、重錐体部上および固定部上の電極パターン部分の幅を、梁上の電極パターン部分の幅の約5倍とし、梁上の電極パターン幅はXおよびY軸と同じとした。また、固定部側に配置したピエゾ抵抗素子31、34の引き出し電極40czの幅および長さを上記引き出し電極40dzの梁上の電極パターン部分とほぼ同じとした。

【0026】次に、図2には表現できないが、図2(a)に示したSOI層800をドライエッティング法等によりエッティングして、図1に示したSOI層800への貫通パターン5を形成する。

【0027】次に裏面のベース基板60に、両面ライナー装置を用いて表面のピエゾ抵抗素子11、12や上記SOI層800への貫通パターン5等との位置をあわせて重錐体2および固定部1の形状にフォトレジストマスクを形成し、ドライエッティング法でSiベース基板60をエッティングし、更にエッティングストッパーのSiO₂層70を湿式エッティングで除去した(図2(e))。この工程で可撓部3a、3b、3c、3dが形成されるが、エッティングストッパーのSiO₂層70を除去せず残した方が、全体の応力バランスをとるのに良い場合もあり、エッティングストッパーのSiO₂層70を一部残す方法も適用可能である。その後に、ウェーハ上に形成した多数の加速度センサー素子をダイサー等を用い、チップ切断し、パッケージ等の組み立て工程を経て、加速度センサーを完成させた。

【0028】このように本実施例では、電極パターン40dzについては、重錐体部上および固定部上のパターン部分の幅を梁上のパターン幅の約5倍ほどとし、また、電極パターン40czに関しては、その幅および長さを電極パターン40dzの梁上のパターン部分の幅および長さと略同じにしたことによって、両者の抵抗値をほぼ同じにでき、抵抗の非平衡分による零点出力電圧は0.5mV以下と十分に小さい値を得ることができた。電極パターン40dzの抵抗値を下げるには、アルミニウム薄膜の厚さを変える方法も考えられるが、その場合には、アルミニウム薄膜の成膜およびフォトエッティングの工程を複数回繰り返すことになり、製造プロセスが長

くなってしまい好ましくない。

【0029】次に第2および第3の発明になる実施例を図3、図4および図5に示す。本実施例は、第1の発明に成る実施例の図1と同じ基本構造に第2の発明を適用したもので、図3は第2および第3の発明になる実施例を示す正面図、図4は図3のXおよびZ軸の外部接続端子近傍の拡大図で第2の発明を説明するための図、また図5は同じく図3のXおよびZ軸の1つの梁部の拡大図で、第2の発明を説明するための図であり、図1と同一部分は同符号を付した。

【0030】最初に第2の発明について図3、図4および図5により説明する。第1の発明の説明同様に零点出力についてはZ軸が問題であるから、以下の説明ではZ軸に絞って述べる。重錐体側のピエゾ抵抗素子32、33からの引き出し電極40d_zはY軸の梁3d、3b上を通って固定部1上の外部接続端子42に接続した。この引き出し電極40d_zの形状に関しては、重錐体部1および固定部2上の電極パターン部分は、Y軸の梁上の電極パターン部分より最小で約3倍と広くしてあり、該引き出し電極40d_zの抵抗値はほとんど梁上のパターン部分の抵抗値で決まるようにした。また、固定部側のピエゾ抵抗素子31、34の引き出し電極40c_zの幅は梁上の電極パターン部分の幅の約70%とし、かつ3回の折り返しを設けた形状とすることによって、その抵抗値を引き出し電極40d_zの梁上のパターン部分の抵抗値と略等にでき、かつ外部接続端子は上記ピエゾ抵抗素子31、34に最も近接して配置することができた。つまり、引き出し電極40d_zと40c_zの抵抗値の差が最も大きくなる外部接続端子42のレイアウトであっても両者の抵抗値をほぼ揃えることができ、したがって抵抗値の非平衡に起因する零点出力分は0.5mV未満とほとんど無視し得るほど小さく出来た。また、本発明の変形として、固定部側の引き出し電極40c_zを上記のような形状にした上、更にその先の幅を梁上の電極パターン部分の幅の10倍以上のように十分に広いパターンとすることで、外部接続端子の配置を任意の位置に配置することが可能となる効果がある。例えば、図3ではチップの4辺に合計18個の外部接続端子を配置したが、零点出力電圧を悪化させずに2辺にまとめることが可能である。その一例を図6に示す。引き出し電極のパターン形状については、上記で十分説明したので、同図では省略した。本例では、Y軸の合計8個をXおよびZ軸方向に割り振り、左右9個づつ外部接続端子42を配置した。

【0031】次に第3の発明について図3により説明する。本実施例では、X軸およびZ軸の梁3c上の重錐体部側に位置するピエゾ抵抗素子12、32からの2本の引き出し電極40はY軸の梁3d上を通って固定部側に引き出し、また、X軸およびZ軸の梁3d上のピエゾ抵抗素子13、33からの2本の引き出し電極40はY軸

の梁3b上を通って固定部側の外部接続端子42まで引き出したもので、外部接続端子数は、XおよびZ軸方向にはそれぞれ4個、Y軸方向にはそれぞれ5個を配置した。また、XおよびZ軸は梁3a、3cの幅方向に均等な位置に配置し梁幅を狭くし易い構造とした。従来X軸とY軸とは、互いに一方の梁のねじれが特性に影響することから、図7の従来例に示したように両者は梁の幅方向の中心に配置されていた。しかし、本実施例のようにX軸は梁幅の中心よりも端部により、Y軸は梁幅の中心に配置した構造とした場合でも、感度向上のため梁幅を200μm以下ぐらいに狭くした場合、XおよびY軸の検出感度および他軸感度等の特性に大きな差はなく、逆に梁幅を狭く設計しやすく感度的には有利なことがわかった。なお、XおよびZ軸の重錐体部上の引き出し電極40d_xおよび40d_zを同一の梁3b、3d方向に引き出しがが、図7に示した従来例のように、X軸とZ軸とを別々に分けても良い。

【0032】更に本実施例によると以下のような付随効果もある。XおよびY軸の引き出し電極40についても、Z軸の引き出し電極40と同様に、それらの抵抗値はほぼ梁上の電極パターン部分で決まるように設計した。これによって、各軸の同一の配置にあるピエゾ抵抗素子に接続される引き出し電極の各部での電圧降下がほぼ等しい、すなわちピエゾ抵抗素子に印加される実効的な駆動電圧を全てのピエゾ抵抗素子で略同等にできた。また、上記X、YおよびZ軸の引き出し電極は重錐体部2および固定部1の梁近傍のパターン面積を大きくしており放熱効果を改善する効果がある。したがって、本実施例では、これらの付隨効果により通電変動などの安定性を従来より改善できる効果があった。

【0033】

【発明の効果】以上、本発明によれば、小型、高感度で零点出力電圧の小さい3軸の半導体型加速度センサーを容易に製造できる。

【図面の簡単な説明】

【図1】本発明による第1の実施例を示す正面図。

【図2】本発明による加速度センサーの製造方法を示す工程断面図。

【図3】本発明による第2および第3の実施例を示す正面図。

【図4】図2のXおよびZ軸の外部接続端子近傍の拡大図。

【図5】図2のXおよびZ軸の梁び一部の拡大図。

【図6】第2の発明の他の実施例である外部接続端子の配置を示す正面図。

【図7】従来の半導体型加速度センサーの構造を示す正面図。

【図8】図5のXおよびZ軸の一方の梁部の拡大正面図。

【図9】図6のZ軸の断面図。

11

【図10】従来の半導体加速度センサーのXおよびZ軸方向に加速度が加わった場合の状態を示す断面図。

【図11】従来の加速度センサーのブリッジ回路図。

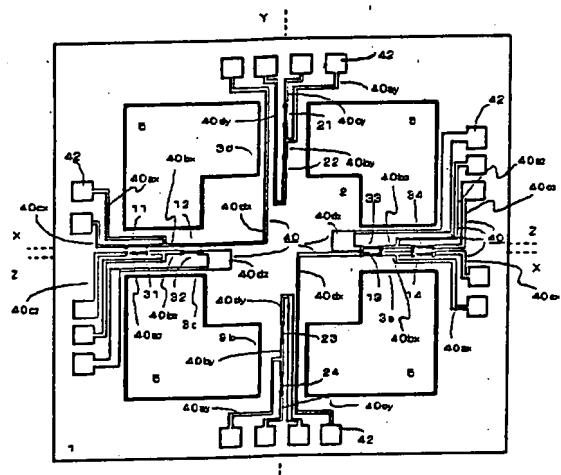
【図12】3軸加速度センサーの引き出し電極の抵抗分を考慮した実際のブリッジ回路図。

【符号の説明】

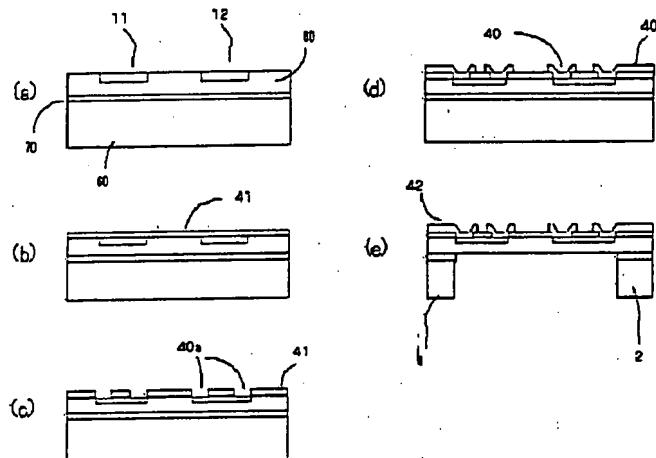
12

1 固定部、2 重錐体、3 可撓部、40 引出し電極、41 保護膜、42 電極端子、11 12 13
14 21 22 23 24 31 32 33 3
4 ピエゾ抵抗素子、3a～3d 可撓部、5 SOI
層800にエッチングで設けた貫通パターン

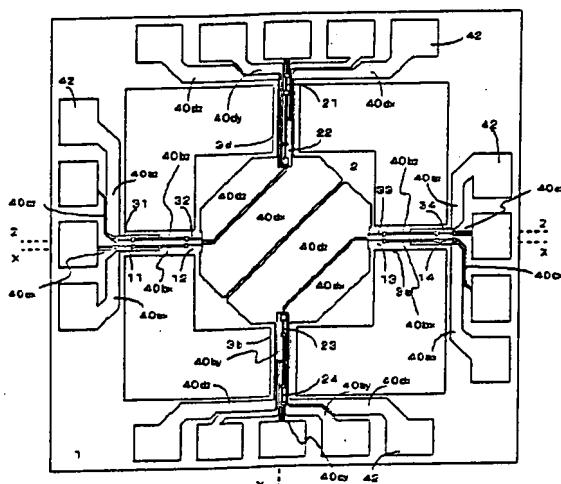
【図1】



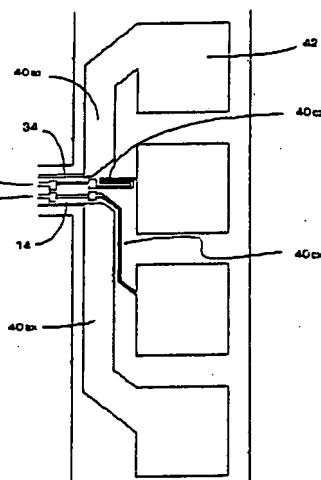
【図2】



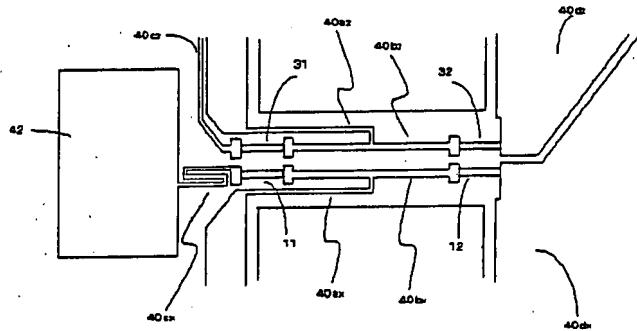
【図3】



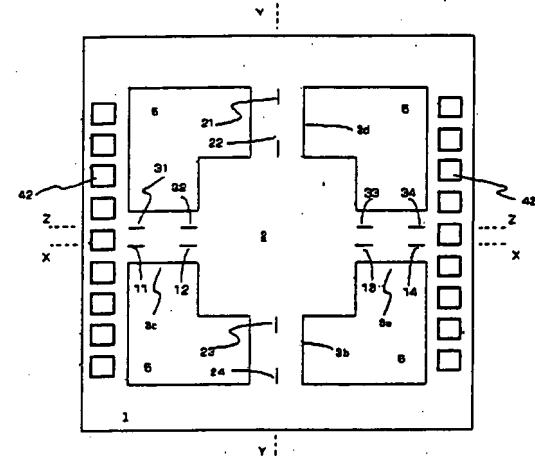
【図4】



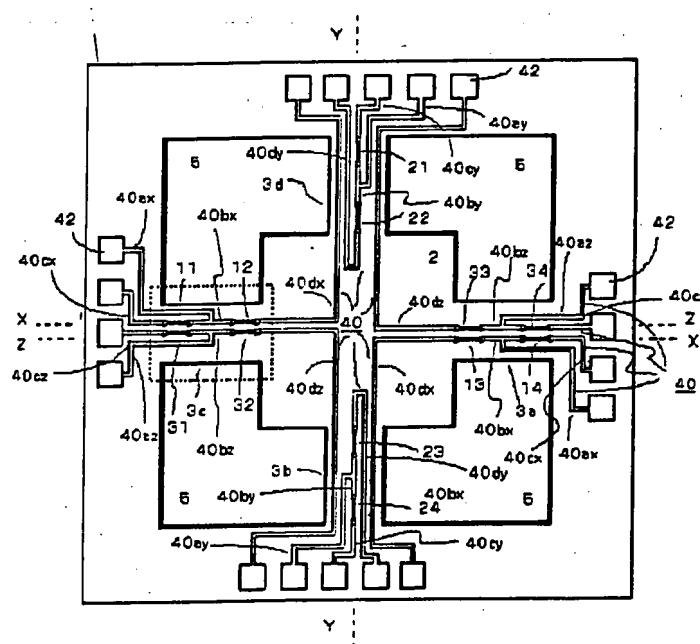
[図5]



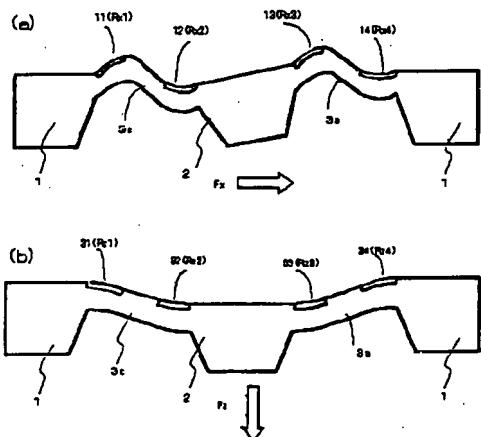
[図6]



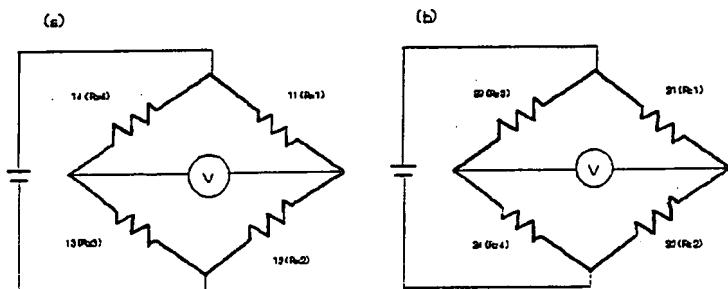
[图 7]



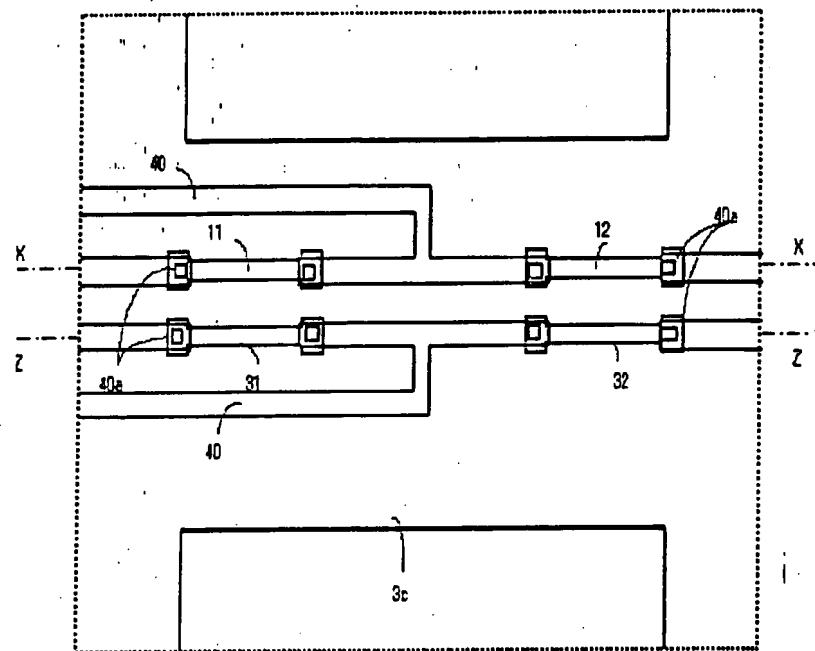
[図10]



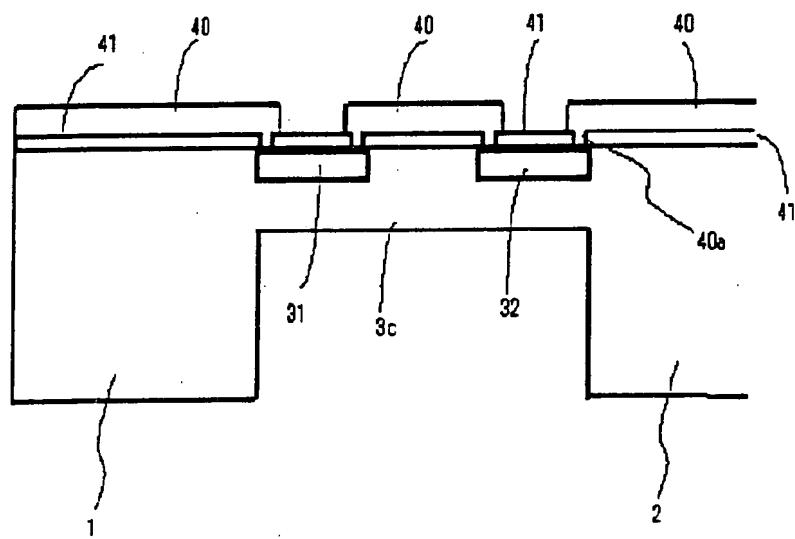
[图 11]



【図8】

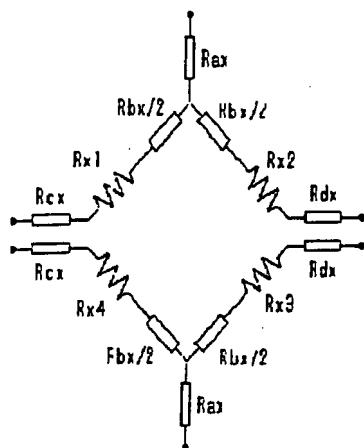


【図9】

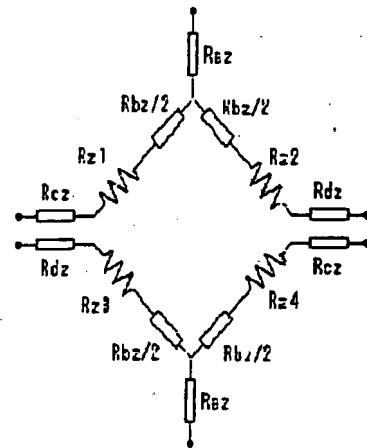


【図12】

(a)X軸



(a)Z軸



フロントページの続き

Fターム(参考) 4M112 AA02 BA01 CA23 CA26 CA27
 CA33 DA03 DA04 DA10 DA12
 EA02 EA06 EA10 EA11 EA13
 FA01 FA03